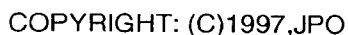


Patent Abstracts of Japan

TITLE : ACTIVE MATRIX DISPLAY DEVICE



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-50044

(43) 公開日 平成9年(1997)2月18日

(51) Int.Cl.⁹
G 0 2 F 1/136

識別記号 庁内整理番号
5 0 0

F I
G 0 2 F 1/136

技術表示箇所
F1

審査請求 未請求 請求項の数 5 F D (全 6 頁)

(21) 出願番号 特願平7-224703

(22) 出願日 平成7年(1995)8月8日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 佐藤 拓生

東京都品川区北品川6丁目7番35号 ソニー株式会社内

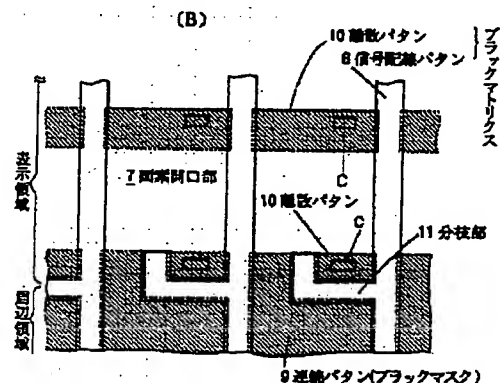
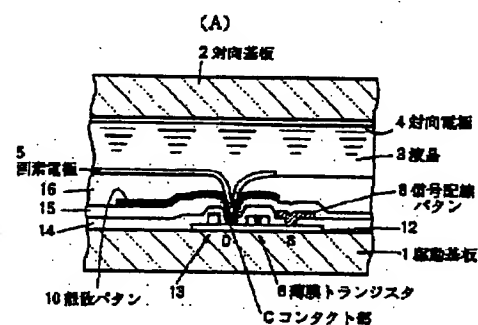
(74) 代理人 弁理士 鈴木 晴敏

(54) 【発明の名称】 アクティブマトリクス表示装置

(57) 【要約】

【課題】 アクティブマトリクス表示装置のオンチップブラック構造において、周辺領域側のブラックマスクと表示領域側のブラックマトリクスとの間に生じる光漏れを防止する。

【解決手段】 駆動基板1はブラックマトリクスが表示領域に設けられ各画素の開口部7以外を遮光すると共に、ブラックマスクが周辺領域に設けられている。ブラックマスクは導電性及び遮光性を備えた連続パターン9からなる。ブラックマトリクスは各薄膜トランジスタ6に接続する遮光性の信号配線パターン8と、互に対応する画素電極5と薄膜トランジスタ6のコンタクト部Cに介在する導電性及び遮光性を備えた離散パターン10とで複合的に構成されている。信号配線パターン8は少なくとも表示領域と周辺領域の境の一辺に沿ってブラックマトリクス側の離散パターン10とブラックマスク側の連続パターン9との隙間を遮光する様に分枝部11を有している。



【特許請求の範囲】

【請求項1】 画素電極及びこれを駆動するスイッチング素子からなる画素が集積形成された表示領域並びにこれを囲む周辺領域を有する駆動基板と、
対向電極を有すると共に所定の間隙を介して該駆動基板に接合した対向基板と、該間隙に保持された電気光学物質とを備えたアクティブマトリクス表示装置であって、前記駆動基板は、ブラックマトリクスが表示領域に設けられ各画素の開口部以外を遮光すると共に、ブラックマスクが周辺領域に設けられておりこれを遮光し、前記ブラックマスクは、導電性及び遮光性を備えた連続パターンからなり、

前記ブラックマトリクスは、各スイッチング素子に接続する遮光性の配線パターンと、互いに対応する画素電極とスイッチング素子のコンタクト部に介在する導電性及び遮光性を備えた離散パターンとで構成されており、前記配線パターンは、少なくとも表示領域と周辺領域の境の一辺に沿ってブラックマトリクス側の該離散パターンとブラックマスク側の該連続パターンとの隙間を遮光する様に形成されている事を特徴とするアクティブマトリクス表示装置。

【請求項2】 前記配線パターンは、該離散パターンの周囲を取り囲む様に形成された分枝部を有しており該離散パターンと該連続パターンの隙間を遮光する事を特徴とする請求項1記載のアクティブマトリクス表示装置。

【請求項3】 前記配線パターンは、表示領域に含まれる各画素について同一形状の分枝部を有する事を特徴とする請求項2記載のアクティブマトリクス表示装置。

【請求項4】 前記ブラックマトリクスは、個々の画素と同電位にある該離散パターンとは別に、各画素とは別電位で且つ共通電位にある追加パターンを含んでいる事を特徴とする請求項1記載のアクティブマトリクス表示装置。

【請求項5】 前記配線パターンは、多結晶シリコンを活性層とする薄膜トランジスタに画像信号を供給する為列方向に形成されている一方、前記離散パターンは行方向に形成されており、両者は互いに重なって該ブラックマトリクスを構成する事を特徴とする請求項1記載のアクティブマトリクス表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は駆動基板と対向基板と両者の間に保持された液晶等からなるアクティブマトリクス表示装置に関する。より詳しくは、画素電極及びスイッチング素子に加え遮光用のブラックマトリクスを駆動基板側に形成した所謂オンチップブラック構造に関する。

【0002】

【従来の技術】図5は従来のアクティブマトリクス表示装置を示す模式的な平面図であり、特に駆動基板のみを

表わしている。図示する様に駆動基板21の表面には画素を駆動するスイッチング素子として薄膜トランジスタ22が形成されている。又、薄膜トランジスタ22に選択信号を供給する為のゲート配線パターン23、同じく画像信号を供給する為の信号配線パターン24、画素電極25等が形成されている。これらスイッチング用の薄膜トランジスタ22及び画素電極25を含む表示領域を囲む様に、周辺領域が設けられている。この周辺領域には遮光性及び導電性を備えた枠状の連続パターン26が設けられている。この連続パターン26はブラックマスクとしてアクティブマトリクス表示装置の光漏れを防止すると共に、内部回路の静電破壊を防止する。枠状の連続パターン26によって囲まれた内部には垂直駆動回路27が形成されており、行状のゲート配線パターン23を介して個々のスイッチング用薄膜トランジスタ22に接続している。水平駆動回路28も形成されており列状の信号配線パターン24を介して個々のスイッチング用薄膜トランジスタ22に接続している。又、駆動基板21の上端側には外部接続用の金属配線29が形成されており、周辺領域遮光用の連続パターン26と交差して垂直駆動回路27や水平駆動回路28と接続している。

【0003】

【発明が解決しようとする課題】アクティブマトリクス表示装置は駆動基板側にゲート配線パターンと信号配線パターンを直交する様に設け、その交差部毎にスイッチング素子と画素電極からなる画素を夫々配設したものである。画素が集積形成された表示領域を囲む周辺領域には上述した様に枠状のブラックマスクが形成されている。一方、対向基板側には対向電極に加え通常ブラックマトリクスが形成されている。このブラックマトリクスは外部からスイッチング素子に入射する光を遮断して、光電流によるスイッチング素子の誤動作を防ぐと共に、行列配置した画素の隙間を通過する漏れ光を遮断してコントラスト比の低下を防いでいる。しかしながら、ブラックマトリクスを対向基板側に設けると、駆動基板側とのアライメントを精密に行なわなければならない、組み立て加工上負担になっている。そこで、ブラックマトリクスを駆動基板側に作り込む所謂オンチップブラック構造が提案されており、例えば特開平5-100250号公報に開示されている。

【0004】図6に従来のオンチップブラック構造の概要を模式的に示す。この構造では、遮光性を有する列状の信号配線パターン51と、各画素毎に設けられた遮光性及び導電性の離散パターン52とを相補的に用いてブラックマトリクスとしている。列方向に形成された信号配線パターン51と行方向に形成された離散パターン52とで、個々の画素53の周囲を遮光している。なお、離散パターン53は画素電極とスイッチング素子とのコンタクト部に介在し、遮光機能に加え電気的な接続機能も備えている。この為、個々の離散パターン52は画素と同電位であ

り、従って個々に分離されている。信号配線パタン51と離散パタン52の組み合わせからなるブラックマトリクスは表示領域に設けられる一方、この表示領域を囲む周辺領域には前述した様にブラックマスクとなる枠状の連続パタン54が形成されている。

【0005】しかしながら、かかる構成では表示領域側のブラックマトリクスと周辺領域側のブラックマスクとの間に隙間が生じ光が漏れる為遮光の連続性に問題が生じる。図示する様に、周辺領域のブラックマスクは枠状の連続パタン54からなり広範囲の遮光を行なう必要がある。これに対し、表示領域側のブラックマトリクスの一部となる離散パタン52は画素電位に接続されている為、連続パタン54から電気的に分離する必要がある。即ち、ブラックマトリクス側の離散パタン52とブラックマスク側の連続パタン54とが隣接する箇所ではお互いの短絡を回避する為に隙間55が生じ、ここから光が漏れてしまう。

【0006】図7に隙間の部分の詳細構造を示す。図示する様に、信号配線パタン51とゲート配線パタン56の交差部にはスイッチング用の薄膜トランジスタ57が形成されている。この薄膜トランジスタ57はアイランド状にパタニングされた多結晶シリコン等の半導体薄膜58を素子領域としている。ゲート配線パタン56の一部からゲート電極Gが延設されている。信号配線パタン51はコンタクトを介して薄膜トランジスタ57のソース領域Sに接続している。画素電極（図示せず）は同じくコンタクトを介して薄膜トランジスタ57のドレイン領域Dに接続している。離散パタン52は画素電極とドレイン領域Dとの間に介在して両者を電気的に接続する。又、補助容量配線パタン59が行方向に沿って形成されており、誘電体膜を介して半導体薄膜58と重なり、補助容量を構成する。周辺領域には前述した様にブラックマスクを構成する連続パタン54が形成されている。この連続パタン54と離散パタン52は互いに電気的に分離されなければならず、必然的に両者の間に隙間55が生じ、光漏れが問題となる。

【0007】

【課題を解決するための手段】上述した従来の技術の課題を解決する為以下の手段を講じた。即ち、本発明にかかるアクティブマトリクス表示装置は基本的な構成として駆動基板と、対向基板と、電気光学物質とを備えている。駆動基板は画素電極及びこれを駆動するスイッチング素子からなる画素が集積形成された表示領域と、これを囲む周辺領域とを有する。対向基板は対向電極を有すると共に所定の隙間を介して該駆動基板に接合する。電気光学物質は該隙間に保持されている。かかる構成において、前記駆動基板は、ブラックマトリクスが表示領域に設けられ各画素の開口部以外を遮光すると共に、ブラックマスクが周辺領域に設けられておりこの周辺領域を遮光する。前記ブラックマスクは導電性及び遮光性を備

えた連続パタンからなる。前記ブラックマトリクスは各スイッチング素子に接続する遮光性の配線パタンと、互に対応する画素電極とスイッチング素子のコンタクト部に介在する導電性及び遮光性を備えた離散パタンとで複合的に構成されている。特徴事項として、前記配線パタンは少なくとも表示領域と周辺領域の境の一辺に沿ってブラックマトリクス側の該離散パタンとブラックマスク側の該連続パタンとの隙間を遮光する様に形成されている。

【0008】具体的には、前記配線パタンは該離散パタンの周囲を取り囲む様に形成された分枝部を有しており、該離散パタンと該連続パタンの隙間を遮光する。場合によっては、前記配線パタンは表示領域に含まれる各画素について同一形状の分枝部を有する様にしても良い。一態様では、前記ブラックマトリクスは個々の画素と同電位にある該離散パタンとは別に、各画素とは別電位で且つ共通電位にある追加パタンを含んでいる。他の態様では、前記配線パタンは多結晶シリコンを活性層とする薄膜トランジスタに画像信号を供給する為列方向に形成されている一方、前記離散パタンは行方向に形成されており、両者は互いに重なって該ブラックマトリクスを構成する。

【0009】本発明によれば、表示領域の最外周に位置する少なくとも一辺に沿った画素については、ブラックマトリクスを構成する配線パタンを例えば枝分かれ状に形成している。コンタクト部に介在する遮光用離散パタンの周囲を配線パタンの分枝部で画素開口側を除き取り囲む様にする。これにより、表示領域側の遮光用離散パタンと周辺領域側の遮光用連続パタンとの隙間を遮断でき、光漏れを防止可能である。

【0010】

【発明の実施の形態】以下図面を参照して本発明にかかるアクティブマトリクス表示装置を詳細に説明する。図1は本アクティブマトリクス表示装置の第1実施形態を表わしており、(A)は断面構造を示し、(B)は平面構造を表わしている。図示する様に、本アクティブマトリクス表示装置は駆動基板1と対向基板2とを備えている。両基板1、2は所定の隙間を介して互いに接合しており、この隙間には液晶3等の電気光学物質が保持されている。対向基板2側には対向電極4が全面的に形成されている。駆動基板1は表示領域と周辺領域とに分かれている。表示領域には画素電極5とこれをスイッチング駆動する薄膜トランジスタ6とからなる画素がマトリクス状に集積形成されている。

【0011】駆動基板1はブラックマトリクスが表示領域に設けられ画素の開口部7以外を遮光すると共に、ブラックマスクが周辺領域に設けられておりこれを遮光する。周辺領域側のブラックマスクは導電性及び遮光性を備えた連続パタン9からなる。一方、表示領域側のブラックマトリクスは各薄膜トランジスタ6に接続する遮光

性の信号配線パタン8と、互に対応する画素電極5と薄膜トランジスタ6のコンタクト部Cに介在する導電性及び遮光性を備えた離散パタン10とで複合的に構成されている。なお、連続パタン9と離散パタン10は例えば同一層に属する金属膜をパタニングしたものである。この金属膜としてはTi, Cr, Ni, Mo, Ta, W, Al, Cu, Pd, Pt, TiN, CrO等の材料を用いる事ができる。あるいは、これらの金属材料の合金やシリサイドを遮光用のパタンとして用いる事も可能である。

【0012】本発明の特徴事項として、信号配線パタン8は少なくとも表示領域と周辺領域の境の一边に沿ってブラックマトリクス側の離散パタン10とブラックマスク側の連続パタン9との隙間を遮光する様に形成されている。具体的には、信号配線パタン8は離散パタン10の周囲を取り囲む様に形成された分枝部11を有しており、離散パタン10と連続パタン9の隙間を遮光している。

【0013】前述した様に、本実施形態では画素電極5を駆動するスイッチング素子は薄膜トランジスタ6からなる。この薄膜トランジスタ6はアイランド状にパタニング形成された多結晶シリコン12を活性層としている。多結晶シリコン12の上にはゲート絶縁膜を介してゲート電極Gが形成されている。このゲート電極Gは行方向に形成されたゲート配線パタン（図示せず）に連続している。ゲート電極Gの両側に位置する多結晶シリコン12の部分にはドレイン領域Dとソース領域Sが形成されている。又、多結晶シリコン12の一部には補助容量13も形成されている。これらの薄膜トランジスタ6及び補助容量13はPSG等からなる第1層間絶縁膜14により被覆されている。第1層間絶縁膜14にはソース領域S及びドレイン領域Dに連通するコンタクト部が開口している。第1層間絶縁膜14の上にはアルミニウム等からなる信号配線パタン8が形成されており、一方のコンタクト部を介して薄膜トランジスタ6のソース領域Sに接続している。前述した様に、この信号配線パタン8はゲート配線パタンと直交して列方向に形成されている。信号配線パタン8を被覆する様に同じくPSG等からなる第2層間絶縁膜15が成膜されている。第2層間絶縁膜15の上には前述した離散パタン10が形成されている。この離散パタン10はTi等の金属膜からなり、他方のコンタクト部Cを介して薄膜トランジスタ6のドレイン領域Dに電気接続している。薄膜トランジスタ6、補助容量13、信号配線パタン8等の凹凸を埋める様に、平坦化膜16が成膜されており、離散パタン10を被覆している。この離散パタン10はゲート配線パタンと平行に行方向に沿って形成されている。最後に、平坦化膜16の上には画素電極5がパタニング形成されており、コンタクト部Cを介して薄膜トランジスタ6のドレイン領域Dと電気接続している。図から分かる様

に、離散パタン10はブラックマトリクスの一部として機能すると共に、画素電極5とドレイン領域Dとのコンタクト部Cに介在し、両者の電気接続を良好なものにしている。従って、遮光性及び導電性を備えた離散パタン10は個々の画素毎に分離しており、且つ画素と同電位になる。又、複合的にブラックマトリクスを構成する離散パタン10と信号配線パタン8は互いに第2層間絶縁膜15を介して電氣的に絶縁されており、平面的に見て両者が一部重なっても問題はない。

【0014】図2は本発明にかかるアクティブマトリクス表示装置の第2実施形態を示す。基本的には、図1の(B)に示した第1実施形態と同一であり、対応する部分には対応する参照番号を付して理解を容易にしている。本実施形態では、信号配線パタン8は表示領域に含まれる全画素について同一形状の分枝部11を有している。基本的には、離散パタン10を取り囲む分枝部11は表示領域と周辺領域の境界の一边に沿った画素について最低必要になるが、この画素以外にも表示領域全体に渡って各画素毎に分枝部11を設ける様にしても良い。この場合、コンタクト部Cを介して画素電位に接続した離散パタン10の面積を縮小化し、別に各画素とは別電位の追加パタン17を設ける事ができる。即ち、互いに分かれた離散パタン10と追加パタン17の隙間を分枝部11で遮断すれば良い。

【0015】図3は本発明にかかるアクティブマトリクス表示装置の第3実施形態を示す。基本的には、図2に示した第2実施形態と同一であり、対応する部分には対応する参照番号を付して理解を容易にしている。先の第2実施形態では追加パタン17は画素毎に分離しておりフローティング電位にある。これに対し、第3実施形態では、追加パタン17が各画素に渡って連続しており共通電位に保たれている。この共通電位は例えば対向電極電位に一致させる事ができる。

【0016】最後に図4は、本発明にかかるアクティブマトリクス表示装置の第4実施形態を表わす模式的な平面図である。基本的には、図1の(B)に示した第1実施形態と同一であり、対応する部分には対応する参照番号を付して理解を容易にしている。本実施形態では画素の開口部7が所謂デルタ配列しており、これに応じて信号配線パタン8が列方向に沿って蛇行している。この場合でも、表示領域と周辺領域の境界の一边に沿った画素については、信号配線パタン8に分枝部11が形成されており、離散パタン10の周囲を取り囲んでいる。

【0017】

【発明の効果】以上説明した様に、本発明によれば、アクティブマトリクス表示装置は完全なオンチップブラック構造を有しており、周辺領域側のブラックマスクは導電性及び遮光性を備えた棒状の連続パタンからなる。表示領域側のブラックマトリクスは各スイッチング素子に接続する遮光性の信号配線パタンと、互に対応する画

素電極とスイッチング素子のコンタクト部に介在する導電性及び遮光性を備えた離散パタンとで構成されている。信号配線パタンは少なくとも表示領域と周辺領域の境の一辺に沿ってブラックマトリクス側の離散パタンとブラックマスク側の連続パタンとの隙間を遮光する様に形成されている。具体的には、信号配線パタンは離散パタンの周囲を取り囲む様に形成された分枝部を有しており、離散パタンと連続パタンの隙間を遮光して光漏れを防ぎ、ブラックマトリクスとブラックマスク間の遮光接続を完全なものにしている。

【図面の簡単な説明】

【図1】本発明にかかるアクティブマトリクス表示装置の第1実施形態を示す模式的な断面図及び平面図である。

【図2】本発明にかかるアクティブマトリクス表示装置の第2実施形態を示す模式的な平面図である。

【図3】本発明にかかるアクティブマトリクス表示装置の第3実施形態を示す模式的な平面図である。

【図4】本発明にかかるアクティブマトリクス表示装置の第4実施形態を示す模式的な平面図である。

【図5】従来のアクティブマトリクス表示装置の一例を示す平面図である。

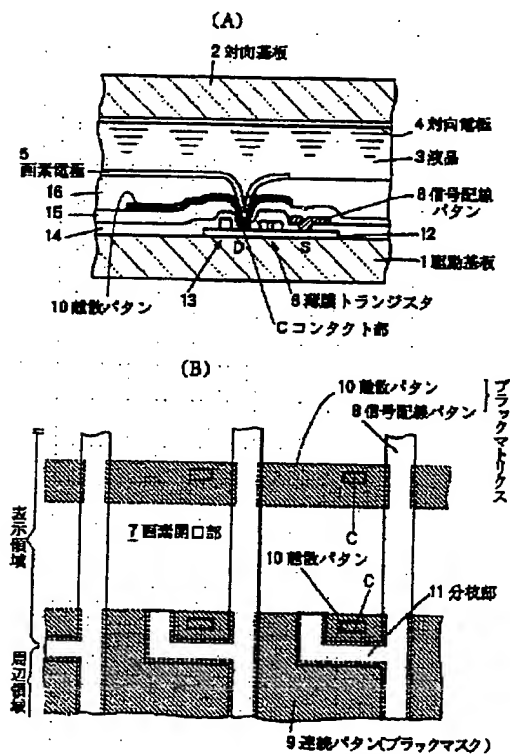
【図6】従来のアクティブマトリクス表示装置に形成されるブラックマトリクスの概要構造を示す平面図である。

【図7】同じく従来のブラックマトリクスの詳細構造を示す平面図である。

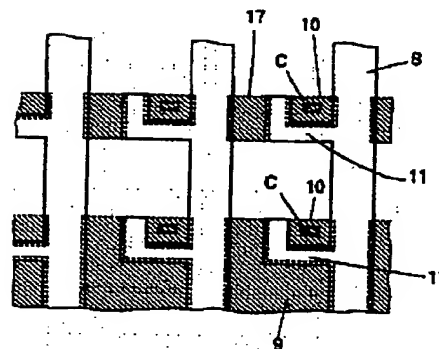
【符号の説明】

- 1 駆動基板
- 2 対向基板
- 3 液晶
- 4 対向電極
- 5 画素電極
- 6 薄膜トランジスタ
- 7 画素開口部
- 8 信号配線パタン
- 9 連続パタン(ブラックマスク)
- 10 離散パタン(ブラックマトリクス)
- 11 分枝部

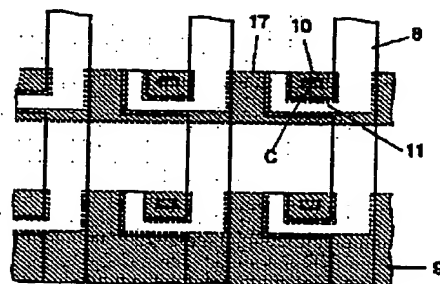
【図1】



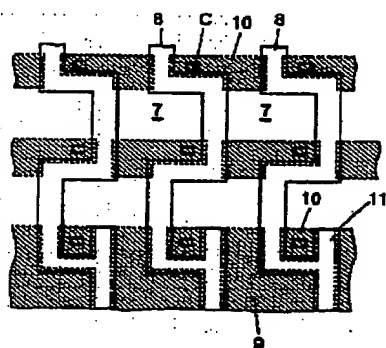
【図2】



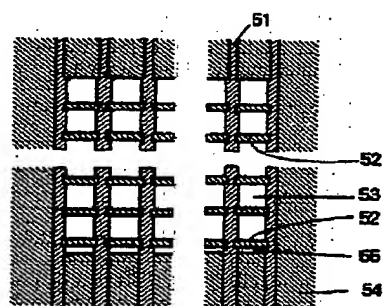
【図3】



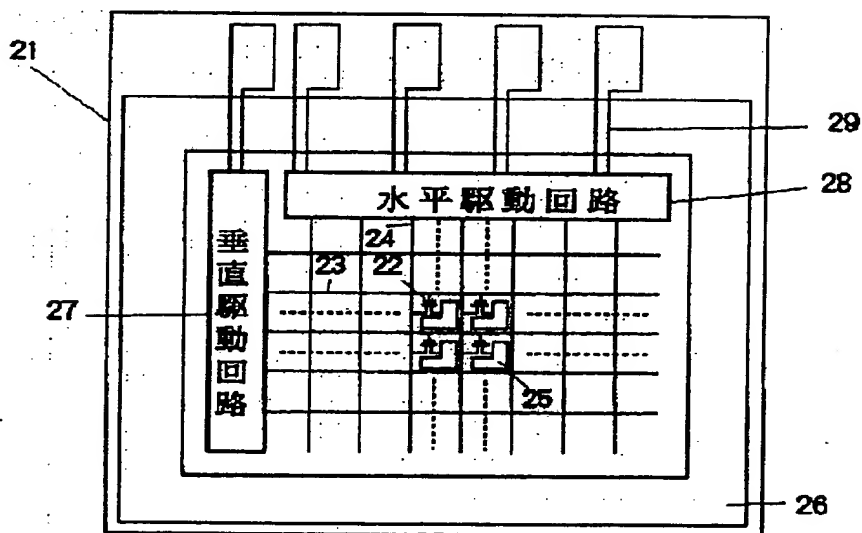
【図4】



【図6】



【図5】



【図7】

